

No active trail

DELPHION**RESEARCH****PRODUCTS****INSIDE DELPHION**

My Account

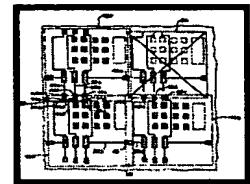
Search: Quick/Number Boolean Advanced Derwent

[Email](#)**Derwent Record**View: [Expand Details](#) Go to: [Delphion Integrated View](#)Tools: [Add to Work File](#) [Create new Work File](#)

Derwent Title: **Microelectronic element manufacturing and reconfiguration method for e.g. intelligent sensor - using cells containing isolated elements with connecting terminal, testing cell validity and forming connecting strips between valid cells**

Original Title:  **EP0774780A1: Manufacturing method of a microelectronic device having on a substrate a plurality of interconnect elements**

Assignee: **COMMISSARIAT ENERGIE ATOMIQUE** Standard company
Other publications from **COMMISSARIAT ENERGIE ATOMIQUE (COMS)...**



Inventor: **CAILLAT P;**

Accession/Update: **1997-274539 / 200266**

IPC Code: **H01L 21/00 ; H01L 21/66 ; H01L 21/768 ; H01L 21/82 ; B44C 1/22 ; H01L 21/822 ; H01L 27/04 ;**

Derwent Classes: **P78; U11;**

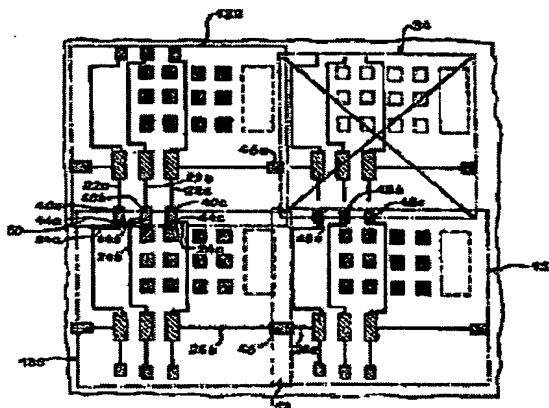
Manual Codes: **U11-F01B3(Measuring using image recognition) , U11-F01C1**
(Probes, connector appts. for semiconductor device testing)

Derwent Abstract: **(EP0774780A) The cells are manufactured on a substrate and are validated by means of tests to each individual element. The junction strips (40a-c, 44a-c) connecting the terminals (22a-c, 24a-c, 26a-c) are formed by the deposition of a conducting layer on the elements. A photosensitive resin is formed on top and the resin is illuminated in the valid fields across a mask to create the junction patterns. The resin is developed and the surface is etched to leave the valid junctions.**

An alternative deposits the metal on the resin after development so that chemical attack on the resin allows areas of the metal to be peeled away. The illumination of successive fields may be performed with photorepetitive equipment.

USE/Advantage - For manufacture of integrated functional element, intelligent sensor, electronic memory, e.g. DRAM or SRAM. No special reconfiguration equipment, suited to manufacturing techniques of microelectronics, simpler, less costly.

Images:

Dwg.2/2

Family:	PDF Patent	Pub. Date	Derwent	Update	Pages	Language	IPC Code
	 EP0774780A1	*	1997-05-21	199725	9	French	H01L 21/66

Des. States: (R) BE DE FR GB IT

Local appls.: EP1996000402439 Filed:1996-11-14 (96EP-0402439)

 DE69622666E = 2002-09-05 200266 German H01L 21/66

Local appls.: Based on EP00774780 (EP 774780)

EP1996000402439 Filed:1996-11-14 (96EP-0402439)

DE1996000622666 Filed:1996-11-14 (96DE-0622666)

 EP0774780B1 = 2002-07-31 200257 11 French H01L 21/66

Des. States: (R) BE DE FR GB IT

Local appls.: EP1996000402439 Filed:1996-11-14 (96EP-0402439)

 US5853603 = 1998-12-29 199908 7 English H01L 21/00

Local appls.: US1996000747929 Filed:1996-11-12 (96US-0747929)

 JP09213807A = 1997-08-15 199743 7 English H01L 21/82

Local appls.: JP1996000303291 Filed:1996-11-14 (96JP-0303291)

 FR2741475A1 = 1997-05-23 199728 21 French H01L 21/768

Local appls.: FR1995000013658 Filed:1995-11-17 (95FR-0013658)

 INPADOC[Show legal status actions](#)

Legal Status:

 First Claim:[Show all claims](#) 1. Procédé de fabrication et de reconfiguration d'un dispositif de microélectronique comportant sur un substrat une pluralité d'éléments (16) interconnectés, caractérisé en ce qu'il comporte les opérations successives suivantes :

- a) réalisation de cellules (12) d'éléments sur un substrat (10), chaque cellule (12) comportant au moins un élément (16), les cellules d'éléments étant isolées électriquement les unes des autres et au moins un élément de chaque cellule présentant au moins un terminal de connexion (22a, 22b, 22c, 24a, 24b, 24c, 26a, 26b, 26c) pour la connexion des cellules d'éléments selon un plan de connexion déterminé,
- b) test des cellules (12) pour distinguer des cellules valides dont les éléments sont valides, et des cellules comportant au moins un élément invalide,
- c) formation de bandes de jonction (40a, 40b, 40c, 44a, 44b, 44c) en un matériau conducteur électrique reliant au moins un terminal de connexion d'au moins un élément d'une cellule valide avec au moins un élément d'une autre cellule valide, les bandes de jonction étant formées dans des champs valides, sensiblement identiques (132, 136, 138), chaque champ valide recouvrant respectivement une cellule valide et comprenant au moins une zone marginale (50, 52) de recouvrement avec au moins un champ voisin, la zone de recouvrement comprenant au moins une portion de bande de jonction.

 Priority Number:

Application Number	Filed	Original Title
FR1995000013658	1995-11-17	PROCEDE DE FABRICATION D'UN DISPOSITIF DE MICRO-ELECTRONIQUE COMPORTANT SUR UN SUBSTRAT UNE PLURALITE D'ELEMENTS INTERCONNECTES

 Citations:

PDF	Patent	Original Title
<input checked="" type="checkbox"/>	DE1439648	Verfahren zum Herstellen eines Halbleiterbauelementes
<input checked="" type="checkbox"/>	EP0481703	INTERCONNECT STRUCTURE FOR USE WITH PROGRAMMING ELEMENTS AND TEST DEVICES
<input checked="" type="checkbox"/>	FR2558989	PROCEDE ET DISPOSITIF D'INTEGRATION DE CIRCUITS AU NIVEAU D'UNE TRANCHE DE SEMI-CONDUCTEUR
<input checked="" type="checkbox"/>	US3585712	SELECTION AND INTERCONNECTION OF DEVICES OF A MULTIDEVICE WAFER



WO8202603

WAFER AND METHOD OF TESTING NETWORKS THEREON

>Title Terms: MICROELECTRONIC ELEMENT MANUFACTURE RECONFIGURE METHOD
INTELLIGENCE SENSE CELL CONTAIN ISOLATE ELEMENT CONNECT TERMINAL
TEST CELL VALID FORMING CONNECT STRIP VALID CELL

[Pricing](#) [Current charges](#)

Derwent Searches: [Boolean](#) | [Accession/Number](#) | [Advanced](#)

Data copyright Thomson Derwent 2003

THOMSON
*

Copyright © 1997-2005 The Thomson

[Subscriptions](#) | [Web Seminars](#) | [Privacy](#) | [Terms & Conditions](#) | [Site Map](#) | [Contact Us](#) |

(19) RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

(11) N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 741 475

(21) N° d'enregistrement national : 95 13658

(51) Int Cl⁶ : H 01 L 21/768, 21/66

(12)

DEMANDE DE BREVET D'INVENTION

A1

(22) Date de dépôt : 17.11.95.

(30) Priorité :

(43) Date de la mise à disposition du public de la
demande : 23.05.97 Bulletin 97/21.

(56) Liste des documents cités dans le rapport de
recherche préliminaire : Se reporter à la fin du
présent fascicule.

(60) Références à d'autres documents nationaux
apparentés :

(71) Demandeur(s) : COMMISSARIAT A L'ENERGIE
ATOMIQUE ETABLISSEMENT DE CARACT SCIENT TECH
ET INDUST — FR.

(72) Inventeur(s) : CAILLAT PATRICE.

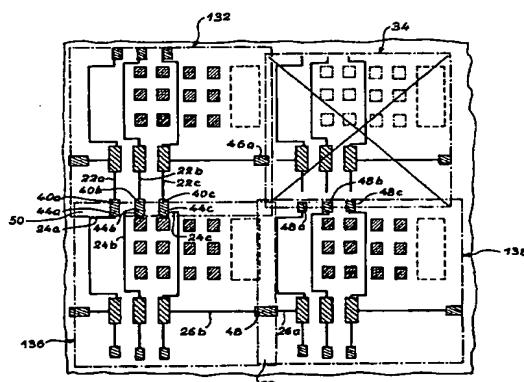
(73) Titulaire(s) :

(74) Mandataire : BREVATOME.

(54) PROCEDE DE FABRICATION D'UN DISPOSITIF DE MICRO-ELECTRONIQUE COMPORTANT SUR UN SUBSTRAT UNE PLURALITE D'ELEMENTS INTERCONNECTES.

(57) 1. Procédé de fabrication d'un dispositif de microélectronique comportant sur un substrat une pluralité d'éléments interconnectés, comportant les opérations successives suivantes:

- réalisation sur un substrat (10) de cellules (12) d'éléments,
- test des cellules (12) pour distinguer les cellules valides,
- formation de bandes de jonction (40a, 40b, 40c, 44a, 44b, 44c) en un matériau conducteur électrique reliant au moins une cellule valide avec au moins une autre cellule valide, les bandes de jonction étant formées dans des champs (132, 136, 138), chaque champ comprenant une zone de recouvrement avec au moins un champ voisin.



FR 2 741 475 - A1



PROCEDE DE FABRICATION D'UN DISPOSITIF DE MICRO-ELECTRONIQUE COMPORTANT SUR UN SUBSTRAT UNE PLURALITE D'ELEMENTS INTERCONNECTES

5 **DESCRIPTION**

Domaine technique

La présente invention concerne un procédé de fabrication d'un dispositif de micro-électronique comportant sur un substrat une pluralité d'éléments 10 interconnectés.

Elle trouve de façon générale des applications dans le domaine de la micro-électronique, par exemple, pour la fabrication de circuits intégrés dont la fonction finale est la somme des fonctions d'éléments 15 individuels ou de circuits intégrés dont les éléments sont interconnectés au cours de leur fabrication pour permettre la réalisation d'un dépôt électrolytique collectif.

Ainsi, l'invention s'applique par exemple la 20 fabrication de dispositifs équipés d'une pluralité d'électrodes et servant de support pour effectuer des réactions électrochimiques collectives.

L'invention s'applique aussi à la réalisation 25 de détecteurs "intelligents" intégrant sur un même substrat des capteurs sensibles et des circuits de contrôle associés à ces capteurs.

L'invention s'applique aussi à la fabrication de mémoires électroniques.

30 Etat de la technique antérieure

Dans le domaine de la microélectronique et en particulier pour la réalisation de circuits intégrés de grande complexité comportant un grand nombre 35 d'éléments, ces circuits intégrés sont subdivisés en cellules regroupant respectivement un certain nombre

d'éléments. Ce type de structure permet d'augmenter les rendements de fabrication en introduisant une redondance des cellules au moins pour une partie de la fonction du circuit intégré.

5 Lorsque sa fabrication est achevée un tel circuit intégré est "reconfiguré". Cette opération consiste à interconnecter les cellules valides et à isoler les cellules comportant un défaut.

10 A ce sujet, on peut se reporter au document (1) dont la référence est donnée à la fin de la présente description.

15 Pour réaliser une reconfiguration d'un circuit, il est possible soit d'y ajouter des pistes conductrices qui relient des cellules dont on a vérifié la validité, soit de détruire des pistes conductrices reliant des cellules valides à des cellules invalides.

20 La jonction des cellules valides et l'isolation des cellules invalides peuvent être réalisées notamment par des outils fonctionnant avec une source laser programmable. Ces outils permettent soit d'effectuer un dépôt localisé d'un matériau conducteur pour former une piste de jonction, soit de détruire localement une piste conductrice pour l'interrompre. On peut se référer à ce sujet au document (2) dont la référence est donnée à la fin de la présente description.

25 La reconfiguration des circuits peut aussi être réalisée par sciage mécanique des lignes de connexions électriques à éliminer.

30 Toutefois, les équipements mécaniques de coupure ainsi que les équipements à laser sont d'un coût élevé et un investissement dans un tel type de matériel ne peut être justifié que pour la production de circuits intégrés en très grande série.

De plus, les techniques de reconfiguration de l'art antérieur nécessitent une étape supplémentaire au procédé de fabrication des circuits intégrés.

Ainsi, la présente invention a pour but de 5 proposer un procédé de fabrication d'un dispositif microélectronique intégrant l'étape de reconfiguration et qui ne nécessite pas un équipement spécialement prévu à cet effet.

Un autre but est de proposer un procédé 10 permettant de façon simple et peu coûteuse de réaliser et de reconfigurer un circuit intégré.

Un autre but est de proposer un procédé adapté à la fabrication de dispositifs spécifiques de microélectronique.

15 Un but de l'invention est aussi de proposer un procédé de reconfiguration ne nécessitant pas d'étape supplémentaire dans les procédés lithographiques de dépôts et de gravure utilisés pour la fabrication des dispositifs de microélectronique.

20

Exposé de l'invention

Pour atteindre notamment les buts mentionnés ci-dessus, l'invention a plus particulièrement pour objet un procédé de fabrication d'un dispositif de 25 microélectronique comportant sur un substrat une pluralité d'éléments actifs interconnectés. Conformément à l'invention le procédé comporte les opérations successives suivantes :

a) réalisation de cellules d'éléments sur un substrat, 30 chaque cellule comportant au moins un élément, les cellules d'éléments étant isolées électriquement les unes des autres et au moins un élément de chaque cellule présentant au moins un terminal de connexion pour la connexion des cellules d'éléments selon un 35 plan de connexion déterminé,

- b) test des cellules pour distinguer des cellules valides dont les éléments sont valides, des cellules comportant au moins un élément invalide.
- c) formation de bandes de jonction en un matériau conducteur électrique reliant au moins un terminal de connexion d'au moins un élément d'une cellule valide avec au moins un élément d'une autre cellule valide, les bandes de jonction étant formées dans des champs, chaque champ recouvrant respectivement une cellule valide et comprenant au moins une zone marginale de recouvrement avec au moins un champ voisin, la zone de recouvrement comprenant au moins une portion de bande de jonction.

Au sens de la présente invention, on entend par élément aussi bien un élément actif (par exemple un transistor, un microprocesseur, une cellule mémoire,...) qu'un élément passif (par exemple une électrode, une structure micro-usinée,...). La notion d'élément englobe également aussi bien un élément individuel qu'un ensemble d'éléments actifs et/ou passifs.

Par ailleurs, on entend par élément valide un élément ne présentant pas de défaut rédhibitoire par rapport à un traitement collectif ultérieur des éléments du dispositif.

A titre d'exemple, un tel défaut rédhibitoire peut être un court-circuit dans l'élément qui relie son alimentation à sa masse et qui met en défaut tous les éléments qui lui sont reliés.

Chaque cellule fabriquée sur le substrat peut comporter un ou plusieurs éléments.

Dans la réalisation de dispositifs de microélectronique de taille importante, lors des étapes de photolithographie pour la réalisation des composants, l'ensemble de la tranche de substrat n'est

généralement pas insolée de façon simultanée. Des portions du substrat sont successivement insolées à travers des masques comportant des motifs correspondant aux composants ou parties de composant à réaliser. Des 5 portions identiques du substrat sont insolées successivement en effectuant un déplacement relatif du substrat par rapport au(x) masque(s) et au système optique d'insolation. Aussi, dans la suite du texte on désigne par champ une telle portion du substrat 10 correspondant à une région d'insolation à travers un masque de photolithographie.

Le test des cellules peut être réalisé en appliquant ou en mesurant des tensions de contrôle sur des plots de test spécialement prévu à cet effet.

15 De façon préférentielle, le test des cellules peut comporter le test individuel de chaque élément, notamment lorsque les cellules comportent plusieurs éléments. Une cellule est considérée valide lorsque tous ses éléments sont valides.

20 Au cours de l'étape a) sont réalisés les éléments correspondant à chaque cellule. Toutefois, comme ces cellules sont juxtaposées il n'existe pas de contact électrique entre les éléments des différentes cellules, et, en particulier, il n'existe pas de 25 contact électrique entre les terminaux de connexion des éléments de cellules différentes.

30 Les champs de l'opération c) qui sont sensiblement superposés aux cellules sont de taille légèrement supérieure à celles-ci. Il existe ainsi un recouvrement entre des champs voisins.

35 Dans la partie de recouvrement, située dans une zone marginale (c'est-à-dire périphérique) des champs, sont réalisées une ou plusieurs portions de bande de jonction pour interconnecter certains éléments des cellules correspondant aux champs voisins.

Les portions de bandes de jonction peuvent relier en particulier les terminaux de connexion des éléments correspondants.

Selon une mise en oeuvre particulière la 5 fabrication des bandes de jonction peut comporter :

- le dépôt sur l'ensemble du substrat d'une couche de matériau conducteur électrique recouvrant les éléments,
- le dépôt d'une couche de résine photosensible sur la 10 couche de matériau conducteur électrique,
- l'insolation de la résine dans lesdits champs, à travers un masque, créant par recouvrement des champs des motifs correspondant aux bandes de jonction,
- le développement de la résine, pour l'éliminer en 15 dehors de régions correspondant aux bandes de jonction,
- la gravure de la couche de matériau conducteur en laissant subsister les bandes de jonction.

Les bandes de jonction peuvent aussi être 20 définies par pelage (appelé "lift off" en terminologie anglo-saxonne).

Dans ce cas, leur fabrication comporte :

- le dépôt sur l'ensemble du substrat d'une couche de résine photosensible,
- l'insolation de la résine dans lesdits champs, à 25 travers un masque, créant par recouvrement des champs des motifs correspondant aux bandes de jonction,
- le développement de la résine pour l'éliminer dans des régions correspondant aux bandes de jonction,
- le dépôt sur l'ensemble du substrat d'une couche de 30 matériau conducteur électrique, et
- l'attaque de la résine et l'élimination par pelage du matériau conducteur électrique en dehors des régions correspondant aux bandes de jonction.

Dans une réalisation particulière des cellules, chaque cellule peut comporter des électrodes et éventuellement un circuit de multiplexage des électrodes.

5 Dans le cas où les éléments comportent une pluralité de niveaux conducteurs ceux-ci sont formés en général lors de plusieurs étapes de photolithographie de dépôt et de gravure.

Toutefois, selon un aspect avantageux de 10 l'invention, il est possible de réaliser un des niveaux de matériau conducteur des éléments simultanément avec les bandes de jonction dans lesdits champs.

15 Grâce à cette caractéristique le procédé de "reconfiguration" de l'invention n'implique pas une étape de lithographie de dépôt et de gravure supplémentaire par rapport à une réalisation ordinaire des éléments.

20 Lorsque le dispositif de microélectronique à réaliser comporte une pluralité de cellules d'éléments identiques, les éléments de ces cellules, ou les cellules, peuvent être réalisés de façon avantageuse par photorépétition de champ comportant des motifs de lithographie. Dans les cas où les cellules (qu'elles soient identiques ou différentes) ne sont pas réalisées 25 par photorépétition, celles-ci sont formées en utilisant des étapes de lithographie insolant l'ensemble des cellules à travers un masque.

30 La photorépétition de champs sur un substrat consiste en l'insolation successive des différents champs à travers un même masque. Le masque et un dispositif optique de projection sont déplacés à cet effet au-dessus de la plaque de substrat dans un appareil désigné usuellement par "steppeur".

35 D'autres caractéristiques et avantages de la présente invention ressortiront de la description qui

va suivre en référence aux figures des dessins annexés, donnée à titre purement illustratif et non limitatif.

Brève description des figures

5 - la figure 1 montre des premiers champs de photolithographie sur un substrat pour la réalisation de cellules d'un dispositif de microélectronique, conformément à l'invention,

10 - la figure 2 montre des deuxièmes champs de photolithographie sur le substrat pour la réalisation de bandes de jonction entre des éléments des cellules du dispositif, conformément à l'invention.

Description détaillée d'un mode de mise en oeuvre de l'invention

15 La figure 1 donne un exemple de dispositif de microélectronique destiné à être traité conformément à l'invention.

20 Le dispositif comporte sur un substrat 10 une pluralité de cellules 12 identiques les unes aux autres réalisées dans cet exemple par photorépétition. Chaque cellule peut comporter un ou plusieurs éléments.

25 Dans l'exemple de la figure 1, chaque cellule 12 comporte un jeu d'électrodes 14 (non encore réalisées) et un circuit 16 d'adressage (ou multiplexage) des électrodes.

30 Chaque cellule comporte également des plots de test 18 et des pistes conductrices 20 dont les extrémités forment des terminaux de connexion des éléments et en particulier du circuit 16.

Les différents éléments, actifs ou passifs de chaque cellule sont réalisés sur différents niveaux conducteurs au cours de différentes étapes de lithographie, de dépôt et de gravure.

Ainsi, la figure 1 correspond à l'étape de réalisation des pistes conductrices et des plots de test.

L'emplacement des électrodes 14 et du circuit 5 16 est représenté en trait discontinu pour signifier que ces éléments sont réalisés respectivement lors d'une étape ultérieure et lors d'étapes antérieures.

10 Comme les électrodes et les circuits d'adressage 16 ne sont pas réalisés simultanément avec les plots de test et ne se situent donc pas sur un même niveau conducteur, des liaisons électriques entre ces éléments n'apparaissent pas de façon détaillée sur la figure.

15 Comme le montre la figure 1, chaque cellule 12 correspond à un premier champ 32, 34, 36, 38 du substrat.

20 Chaque champ correspond à une plage d'insolation du substrat à travers un masque présentant des motifs correspondant aux éléments à réaliser sur un niveau conducteur donné lors d'une étape de photolithographie.

25 Lors de la réalisation d'un même niveau de lithographie, l'ensemble de la plaque est, par exemple, recouverte d'une couche de matériau à mettre en forme et d'une couche de résine photosensible.

30 La résine photosensible est ensuite insolée successivement dans chaque champ à travers un même masque pour répéter dans chaque champ des motifs d'insolation identiques. La résine est développée et le matériau à mettre en forme est éliminé dans les régions non protégées par la résine, pour laisser subsister des éléments selon les motifs du masque. Il s'agit dans le cas de la figure 1, par exemple des plots 18a, 18b, 18c et des pistes conductrices 20, qui sont réalisées dans

une avant-dernière étape de photolithographie du procédé. La résine est ensuite éliminée.

5 Comme le montre la figure 1, les éléments de la cellule tels que le circuit d'adressage 16, les électrodes 14 et les plots de test 18a, 18b, 18c et les pistes conductrices 20 sont réalisés dans des champs 32, 34, 36, 38 sensiblement juxtaposés. Ainsi, les éléments de chaque cellule sont électriquement isolés des éléments des cellules voisines.

10 On peut noter que les terminaux de connexion des pistes conductrices s'étendent dans une région périphérique des premiers champs sans toutefois atteindre le bord de ces champs.

15 Après la réalisation des éléments et notamment des plots de test, chaque élément, en l'occurrence chaque circuit 16, est testé en appliquant ou en mesurant sur les plots de test de chaque cellule un jeu approprié de tensions de test.

20 Le test des éléments des cellules est facilité en raison de l'isolation électrique de ces cellules les unes par rapport aux autres.

25 Dans la suite de la description, on considère que les éléments des cellules correspondant aux champs 32, 36 et 38 sont révélés valides lors du test et qu'au moins un des éléments de la cellule correspondant au champ 34 présentent un court-circuit masse/alimentation rendant l'ensemble de la cellule non valide.

30 Les éléments de la cellule correspondant au champ 34 sont donc considérés comme invalides.

35 La figure 2 correspond à l'interconnexion des cellules (reconfiguration) du dispositif. Elle consiste à relier entre eux certains éléments valides correspondant à des cellules valides selon un plan de connexion prédéterminé.

Le plan de connexion comporte par exemple la mise en parallèle de bornes d'entrée ou de sortie correspondantes respectivement de chaque élément actif valide.

5 La "reconfiguration" est réalisée dans cet exemple lors d'une dernière étape de photolithographie d'un dernier niveau conducteur.

10 Cette étape permet de former dans le dernier niveau des bandes de connexion repérées par la référence 40a, 40b, 40c, 44a, 44b, 44c.

La dernière étape de lithographie est réalisée dans des deuxièmes champs 132, 136, 138 qui recouvrent sensiblement les champs 32, 36 et 38.

15 Les champs 132, 136 et 138 comportent par ailleurs avec les champs voisins une zone de recouvrement. Ainsi les champs 132 et 136 ont en commun une zone de recouvrement 50 et les champs 136 et 138 ont une zone de recouvrement mutuel 52.

20 Le masque de photolithographie correspondant à la dernière étape comporte pour chaque terminal de connexion un motif correspondant à une portion d'une bande de jonction destinée à relier le terminal de connexion à un terminal d'une cellule voisine selon le plan de connexion.

25 Au moins une partie de chaque motif s'étend dans la zone marginale des deuxièmes champs qui correspond à la zone de recouvrement avec un champ voisin. Ainsi la partie du motif vient recouvrir une partie correspondante d'un motif d'une portion de bande de jonction d'un deuxième champ voisin.

30 Ainsi lorsque deux deuxièmes champs voisins présentant une zone de recouvrement sont successivement insolés à travers un masque avec des motifs correspondant aux bandes de jonction, lors de la dernière étape de photolithographie, une ou plusieurs

bandes de jonction reliant les terminaux de connexion sont formées. Chaque bande de connexion est réalisée selon un motif correspondant à la juxtaposition et au recouvrement partiel des motifs correspondant aux portions de la bande sur les champs voisins.

5 A titre d'illustration des bandes 40a, 44a ; 40b, 44b et 40c, 44c relient respectivement les terminaux 22a, 22b, 22c du champ 132 aux terminaux 24a, 24b, 24c du champ 136 et une bande 48 relie les 10 terminaux 26b et 26a des champs 136 et 138.

Chaque bande de connexion comporte deux portions de bande correspondant à des motifs de deux champs voisins qui présentent un recouvrement.

Les terminaux 22a et 24a des champs 132 et 138 15 sont reliés par exemple par une bande de jonction comportant deux portions 40a et 44a formées respectivement par des motifs de photolithographie des deux champs 132 et 138 qui se recouvrent au moins partiellement dans la zone 50.

20 La partie du substrat correspondant au premier champ 34 est ignorée lors de la dernière étape de lithographie. Elle n'est pas insolée et le matériau conducteur y est éliminé dans sa totalité. Aucun élément conducteur n'y est, par conséquent formé. On 25 constate sur la figure 2 que des portions de bandes de connexion 48a, 48b, 48c et 46a sont formés respectivement à la périphérie des deuxièmes champs 138 et 132 mais, comme il n'existe pas de portion de bande de connexion correspondante dans le champ 34, aucune 30 liaison électrique n'est établie entre les éléments des cellules correspondant aux champs 34 et aux champs 132 et 138. La cellule correspondant au champ 34 reste ainsi électriquement isolée.

Cette étape de formation du dernier niveau 35 conducteur peut être effectuée comme décrit

5 précédemment, c'est-à-dire par dépôt d'une couche de matériau conducteur tel que de l'aluminium par exemple, et d'une résine photosensible. L'insolation de la résine selon les motifs correspondant aux bandes de connexion, le développement de la résine, et la gravure du matériau conducteur non protégé permet de mettre en forme le dernier niveau conducteur.

10 Le motif des éléments du dernier niveau conducteur peut aussi être défini par pelage du conducteur.

Dans ce cas, le conducteur est déposé sur une couche de résine mise en forme selon un motif complémentaire du motif des bandes de jonction à réaliser.

15 Les parties de la couche de conducteur correspondant audit motif complémentaire sont alors éliminées par pelage en attaquant la résine sous-jacente.

20 Comme on le voit sur la figure 2, l'étape de mise en forme de la dernière couche de conducteur pour la formation des bandes de jonction, peut être avantageusement être mise à profit pour réaliser les électrodes 14 dans les champs valides 132, 136, 138.

25 Ainsi, l'étape de "reconfiguration" du dispositif se confond avec l'étape de réalisation du dernier niveau conducteur des éléments constitutifs du dispositif.

30 La figure 2 illustre une application particulière de l'invention pour la réalisation d'un dispositif comportant une pluralité de puces servant de support pour des réactions électrochimiques.

35 Lorsqu'un signal d'adressage comportant une adresse d'électrode est envoyé simultanément à tous les circuits d'adressage valides de toutes les cellules valides du dispositif, l'électrode de chaque cellule

correspondant à l'adresse d'électrode peut être portée à un potentiel apte à déclencher une réaction électrochimique.

La possibilité de déclencher sélectivement une réaction chimique peut être mise à profit pour former sélectivement des dépôts électrochimiques sur les électrodes.

Dans un autre domaine, le procédé de l'invention peut être mis à profit pour interconnecter des cellules de mémoire valides d'un dispositif à mémoires électroniques.

15 REFERENCES DES DOCUMENTS CITES DANS LA PRESENTE
DESCRIPTION

(1)

20 "A 4 Mbit Static RAM" de J. Trilhe,
International Conference on Wafer Scale
Integration, 1989, pp. 193-200.

(2)

25 "Laser Programmable Redundancy and Yield
Improvement in a 64K DRAM" de R.T. Smith et
al., IEEE Journal of solid-state circuits vol.
SC-16, n°5, october 1981, pp. 506 à 514.

REVENDICATIONS

1. Procédé de fabrication et de reconfiguration d'un dispositif de microélectronique comportant sur un substrat une pluralité d'éléments (16) interconnectés, 5 caractérisé en ce qu'il comporte les opérations successives suivantes :

a) réalisation de cellules (12) d'éléments sur un substrat (10), chaque cellule (12) comportant au moins un élément (16), les cellules d'éléments étant 10 isolées électriquement les unes des autres et au moins un élément de chaque cellule présentant au moins un terminal de connexion (22a, 22b, 22c, 24a, 24b, 24c, 26a, 26b, 26c) pour la connexion des cellules d'éléments selon un plan de connexion 15 déterminé,

b) test des cellules (12) pour distinguer des cellules valides dont les éléments sont valides, et des cellules comportant au moins un élément invalide,

c) formation de bandes de jonction (40a, 40b, 40c, 44a, 20 44b, 44c) en un matériau conducteur électrique reliant au moins un terminal de connexion d'au moins un élément d'une cellule valide avec au moins un élément d'une autre cellule valide, les bandes de jonction étant formées dans des champs (132, 136, 25 138), chaque champ recouvrant respectivement une cellule valide et comprenant au moins une zone marginale (50, 52) de recouvrement avec au moins un champ voisin, la zone de recouvrement comprenant au moins une portion de bande de jonction.

30 2. Procédé selon la revendication 1, caractérisé en ce que le test des cellules comporte le test individuel de chaque élément (16).

3. Procédé selon la revendication 1, caractérisé en ce que la fabrication des bandes de jonction (40a, 40b, 40c, 44a, 44b, 44c) comporte : 35

- le dépôt sur l'ensemble du substrat d'une couche de matériau conducteur électrique recouvrant les éléments,
- le dépôt d'une couche de résine photosensible sur la 5 couche de matériau conducteur électrique,
- l'insolation de la résine dans lesdits champs, à travers un masque, créant par recouvrement des champs des motifs correspondant aux bandes de jonction,
- le développement de la résine, pour l'éliminer en 10 dehors de régions correspondant aux bandes de jonction,
- la gravure de la couche de matériau conducteur mise à nu en laissant subsister les bandes de jonction.

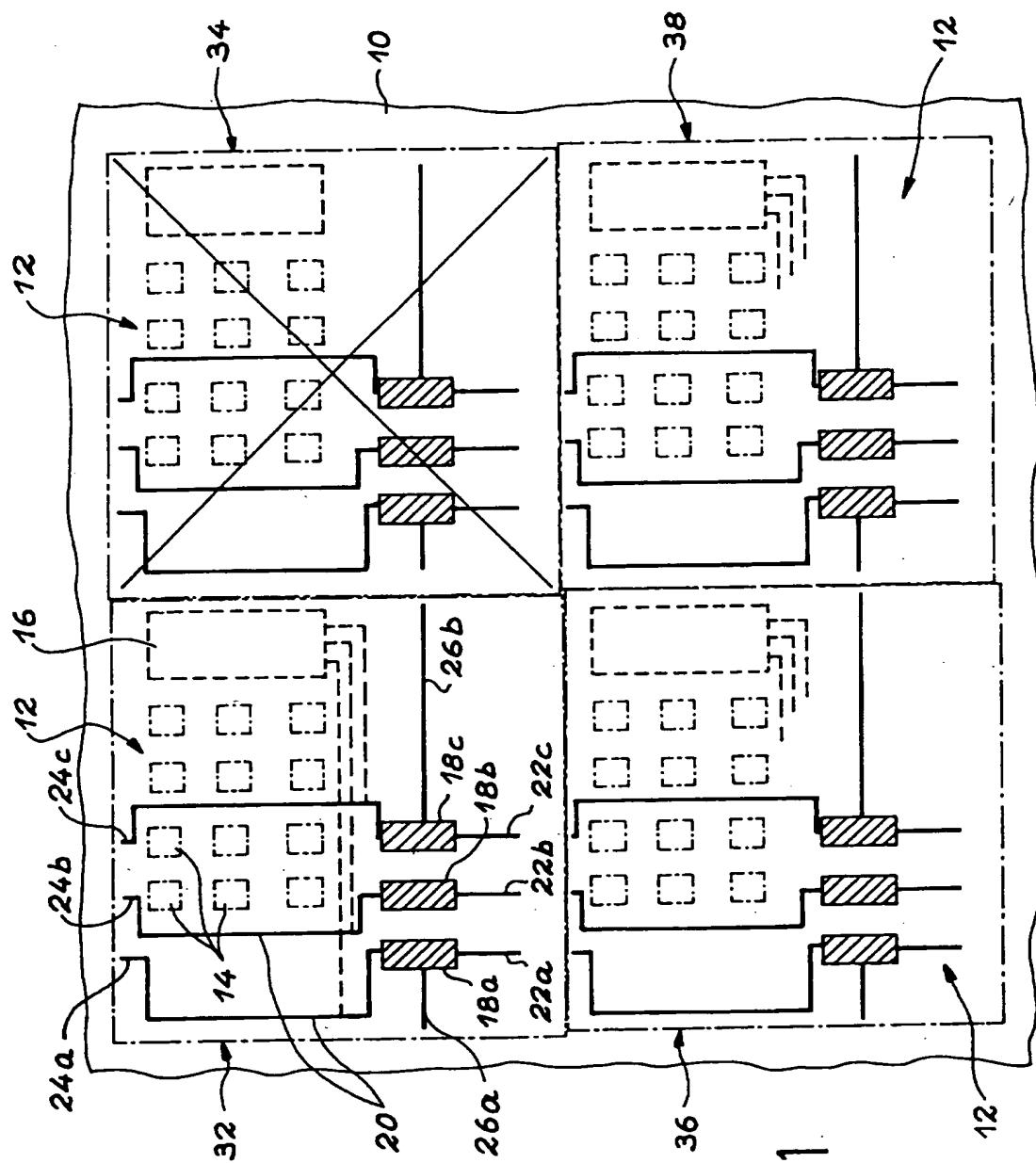
4. Procédé selon la revendication 1, 15 caractérisé en ce que la fabrication des bandes de jonction (40a, 40b, 40c, 44a, 44b, 44c) comporte :

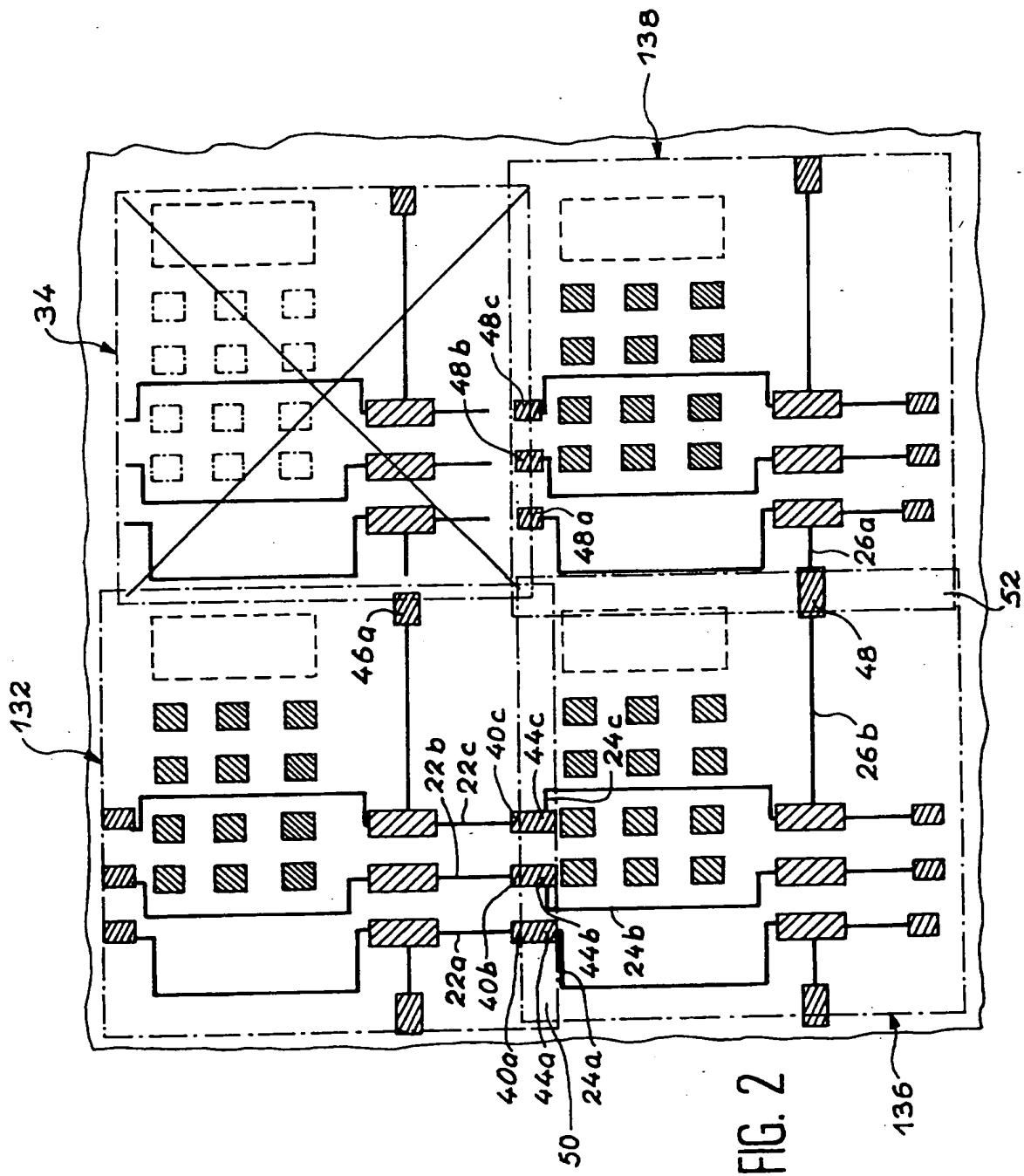
- le dépôt sur l'ensemble du substrat d'une couche de résine photosensible,
- insolation de la résine dans lesdits champs, à 20 travers un masque, créant par recouvrement des champs des motifs correspondant aux bandes de jonction,
- développement de la résine pour l'éliminer dans des régions correspondant aux bandes de jonction,
- dépôt sur l'ensemble du substrat d'une couche de 25 matériau conducteur électrique,
- attaque de la résine et élimination par pelage du matériau conducteur électrique en dehors des régions correspondant aux bandes de jonction.

5. Procédé selon l'une quelconque des 30 revendications précédentes dans lequel les éléments sont réalisés dans une pluralité de niveaux de matériau conducteur et dans lequel les bandes de jonction sont formées dans un des niveaux conducteurs de ladite pluralité de niveaux.

6. Procédé selon l'une quelconque des revendications précédentes dans lequel le dispositif comporte des cellules (12) identiques, ces cellules identiques étant réalisées par photorépétition de 5 motifs de lithographie.

7. Procédé selon la revendication 5, caractérisé en ce que chaque cellule comporte des électrodes (14) et éventuellement un circuit de multiplexage (16) des électrodes.





REPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
de la
PROPRIETE INDUSTRIELLERAPPORT DE RECHERCHE
PRELIMINAIREétabli sur la base des dernières revendications
déposées avant le commencement de la recherche

2741475

N° d'enregistrement
nationalFA 523263
FR 9513658

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
X	US-A-3 585 712 (BONCUK) * le document en entier * ---	1-3,6
A	FR-A-2 558 989 (VARSHNEY) * page 35, ligne 11 - ligne 31; figures 1,2 *	1-7
A	DE-A-14 39 648 (TELEFUNKEN) * le document en entier * ---	1-7
A	WO-A-82 02603 (JOHNSON) * figures *	5,7
A	EP-A-0 481 703 (APTIX) * figure 4A *	7 -----
		DOMAINES TECHNIQUES RECHERCHES (Int.CL.6)
		H01L
1	Date d'achèvement de la recherche 8 Août 1996	Examinateur Prohaska, G
CATEGORIE DES DOCUMENTS CITES		
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'un moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire		
T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant		